

1) Uveďte nejdůležitější vlastnosti a parametry tranzistorů určených pro zpracování impulsových sig. a zásady konstrukce rychlých tranzistorových spínačů.

- bipolární tranzistory

- statické vlastnosti: charakteristiky $i_c = f(u_{CE})$ pro různé i_B
- oblast zahrnutí, aktivní, saturace, zv. inverzní
- přeraz první, druhé - destruktivní, ovlivněny R_{BE}
- dynamické vlastnosti: doba čela, saturační zpoždění, doba t_{fl} ⇒ ztráty, důležité zejména C_{CB} , hodnoty R_{BE} a R_C
- zrychlení spínacích procesů:
 - člen RC v bázi (C při dočasně rušení propustí impuls; závislost na β)
 - anti-saturační dioda ($B \rightarrow C$; zamezí saturaci odčerpáním přebytečného proudu z báze × zvyšuje C_{CB} , malé U_f ⇒ Schottkyho diody, využití v TTL)
- ztráty v tranzistoru: saturační, přepínací

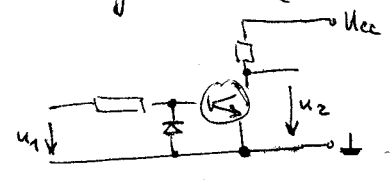
- unipolární tranzistory

- rezistor s malým odporem R_{DS}
- digitální tranzistory - FET kanál N
- neprojevuje se saturační zpoždění, možné paralelní přepínání

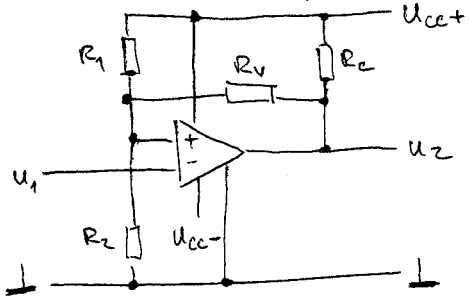
Vysvětlete princip komparátorů, jejich nejdůležitější typy a vlastnosti. Jaké výhody má diferenciální zapojení komparátorů a jak se v nich uplatňuje zpětná vazba?

- Komparátory - porovnávají spojitou vstupní veličinu s referenční, výstup dvoucestový
 - nesymetrický vstup (vnitřní reference - nestabilita)
 - symetrický vstup (diferenční)
- základem zesilovač s velkým zesílením
- zamezení rozkmitání při pomalém průběhu aktivní oblasti - hystereze (kladná ZV)
- komparátory s diskrétními tranzistory
 - velké vst. signály, dnes minimální využití
 - dvoucestový s kladnou ZV - hystereze
 - široká aktivní oblast, teplotní závislost rozhodovacích úrovní

rozdělení: jedna/dvě rozhod. úrovně

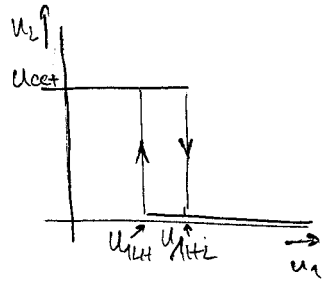


- komparátory s komparačním zesilovačem
 - diferenční, výstup s otevřeným kolektorem, typ. LM311
 - typický invertující komparátor:



$$U_{1HL} = \frac{R_2}{R_2 + R_1 \parallel (R_V + R_2)} U_{cc+}$$

$$U_{1LH} = \frac{R_2 \parallel R_V}{R_2 \parallel R_V + R_1} U_{cc+}$$



- oděrný komparátor (2x komparátor + obvod AND)
- přesný komparátor s hystezí (vnitřní ZV klopným obvodem R-S) - typ. 555
- operační zesilovače (nedefinované časové parametry, dvojcestový výstup, saturační výstupní napětí vzdálena od napájecích => OZ rail-to-rail)

10M
③ Sdělte různé metody realizace kombinačních logických funkcí a kdy je která z nich vhodná? Co jsou to hazardy a jak je lze řešit?

• realizace KLF pomocí:

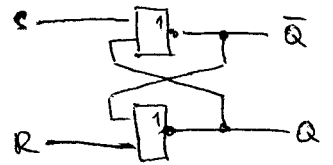
- základních log. členů NAND, NOR... (jednoduché fce, jednoduché, levné, realizace SOP i POS, snadné odstranění hazardů)
- multiplexory (malý počet vstupů, jednoduché, levné, nastavitelné funkce pomocí propojení ve struktuře IO)
- dekodéry (binární na 1zN, v PROM, při realizaci více fce stejných proměnných)
- speciální obvody (přímá realizace přímo řídacích fce)
- paměti PROM (funkce mnoha proměnných, možnost libovolné dodatečné změny)
- programovatelné logické obvody PLD (pro složitější systémy)

• hazardy

- způsobem rozděleními signálů v obvodech, kterými tyto signály procházejí $\Rightarrow$
 $\Rightarrow$ projev: parazitní impulzy (glitchy)
- statický hazard (vst. signál má mít při změně vst. stejnou úroveň, objeví se však v něm impuls) 
- dynamický hazard (ne změna vst. úroveň reaguje obvod nízkoiv změnou, ale zatímáním - lichým počtem změn)
- souběžný hazard (při změně více vst. proměnných)
- řešení hazardů:
 - odstranění dotyků sýžák v Karnaughově mapě ($\Rightarrow$ složitost)
 - synchronní systémy
 - v některých případech uvrátí
 - v užití RC integrační články

104
4) Jaké máte hlavní typy klopych obvodů? K jakým účelům se používají klopych obvody včetně hranou?

- bistabilní klopych obvod BKO (paměťový prvek, základ složitějších systémů - kl. obvod R-S)



- monostabilní klopych obvod MKO (spouštěný generátor jednotlivých impulsů s stříhou danou parametry jeho prvků)
- astabilní klopych obvod AKO (generátor pravidelného signálu s parametry určujícími jeho prvky) → např. 555

- obvody se statickým řízením: RS, D, záchytné registry

- obvody s řízením hranou:

- D: $q' = d$

- JK: $q' = j \cdot \bar{q} + k \cdot q$

- T: $q' = t \cdot \bar{q} + \bar{t} \cdot q$

- DE: D s enable vstupem

- využití v synchronních systémech, v nichž není nutné ošetřovat časové parametry obvodů

- nutné dodržet předstihu a přesah signálů vzhledem k aktivní hraně hodin, maximální kmitočet atd.

5) Jaké máte způsoby realizace digitálních systémů a které jsou nejdůležitější?
řady digitálních obvodů? Uveďte základní vlastnosti těchto řad.

- rodina TTL (bipolární): STD, L, H, S, LS, ALS, AS, F
- rodina ECL (bipolární): 10000, 100000
- rodina CMOS (unipolární): 4000, HC, HCT, AC, ACT, AHC, AHCT, LV, ...
- varianty: komerční (C, 74), průmyslová (I, 84), vojenská (M, 54)
- pořadavy: f_c , propojitelnost této řady, log. řízení, rychlost, spotřeba, cena, spolehlivost
- sítňovací napájecího napětí ($15 \rightarrow 5 \rightarrow 3,3 \rightarrow 2,5 \rightarrow 1,8 \rightarrow 1,5$; výkon, rozměry)
- srovnání TTL a CMOS obvodů:
 - nepatrný odskok (stabilizační slotka), závislý na kmitočtu
 - souměrné rail-to-rail výstupy
 - větší odolnost proti rušení (vzdálenost L a H)
 - problémy s ESD - ochrana vstupů
 - latch-up efekt (parazitní tyristor - zkrat zdroje; napětí na vstupu i výstupu musí být v rozsahu 0 až U_{DD})
- přechod mezi řadami - většinou lze spojit přímo (HC $\rightarrow$ TTL), při odlišném napájecím napětí (SV tolerantní řada LVX, ...)

⑥ Popište hlavní výzvy architektury mikroprocesorových systémů von Neumannova typu a Harvarddele architektury.

- von Neumannova architektura - jediná paměť
 - popis číselného systému, hlavní bloky: CPU, paměť, I/O obvody
 - vnitřní architektura nerozlišla na řešení úloze
 - seřazení vykonávání programu
 - podmíněný/nepodmíněný skok, volání podprogramu
 - neekvivalentní princip paralelismu (přehlednost x výkon)
 - využití u počítači PC
- Harvarddele architektura - různé paměti
 - navazuje na von Neumannovu architekturu
 - paměť oddělená pro program a pro data
 - program nemůže přepsat sám sebe, různé technologie pamětí (flash, RAM, ...), hořší využití pamětí
 - také seřazení vykonávání instrukcí (paralelismus jedinec na úrovni OS)

100
7

Jaké typy sběrnic se používají v mikroprocesorových systémech? Popište kroky při čtení jednoho slova z paměti mikrokontroleru.

- adresní sběrnice (n-bitová adresa paměti, u AVR 16bit, operace musí být prováděna příslušným řídicím signálem)
- datová sběrnice (obousměrná, přenos dat z/do paměti, typ. 8bit)
- řídicí sběrnice (skupina všech časovacích a řídicích signálů, nutných pro konkrétní synchronizaci operací mikroprocesoru s okolím; základní signály RD/WR)
- třístavový výstup: high, low, u volné impedance
- čtení z paměti:
 - zápis adresy na adresní sběrnici
 - generování signálu RD na řídicí sběrnici
 - načtení slova ze zvolené adresy přes datovou sběrnici

10M
⑧ Vysvětlete pojem zálohování návratové adresy. V jakých případech je nutné toto zálohování provádět a jakým způsobem?

- zálohování návratové adresy:

- před voláním podprogramu, před přerušením
- ukládá se do zásobníku (stack) $\Rightarrow$ nutnost inicializace SP na konec RAM

- zápis do zásobníku (CALL) $[addr \approx PC]$

- $*SP = \text{low}(addr);$
- $SP--;$
- $*SP = \text{high}(addr);$
- $SP--;$

- čtení ze zásobníku (RET)

- $SP++;$
- $\text{high}(addr) = *SP;$
- $SP++;$
- $\text{low}(addr) = *SP;$

- přístup k zásobníku přes PUSH/POP

129
9 Popište formát ránce při asynchronní sériové komunikaci. Vysvětlete komunikační protokol sběrnice I²C.

• asynchronní sériová komunikace

- signál rozdelen na časové intervaly pro jednotlivé bity
- klidový stav linky - log. 1
- přenos v rámcích:
 - startbit (log. 0)
 - 5 až 8 databitů (LSB první)
 - volitelně paritní bit (liché, sudé)
 - stopbit (log. 1, délka 1, 1.5, 2 bity)

• protokol sběrnice I²C (Atmel TWI)

- sběrnice I²C: SCL, SDA, až 128 zařízení, jen poloduplexní přenos
- zařízení master (řídící, generuje SCL), slave (řízené masterem)
- komunikace zahájena/ukončena podvlnkami Start/Stop - výjimka z pravidla, že SDA musí být konstantní během vysoké úrovně SCL
- pačety: 8 bitů dat (MSB první), 1 bit potvrzovací (ACK/NAK)
- adresování: 7 bitů adresy, R/ $\bar{W}$, potvrzení slavem (ACK); broadcast = $\emptyset$
- základní módy: MT (master vysílá), MR (master přijímá), ST (slave vysílá), SR (slave přijímá)

Jalé formaty se používají pro číselnou reprezentaci v soustavě s pevnou a pohyblivou řádovou čárkou? Jakým způsobem jsou reprezentována záporná celá čísla?

- soustava s pevnou řádovou čárkou
 - čárka na pevně definovaném místě
 - typicky 16bit, neměnné/měnné, upoužívají se v DSP
- soustava s pohyblivou řádovou čárkou
 - výrazné zvýšení rozsahu
 - přesnost: jednoduchá (SP, 32bit), dvojitá (DP, 64bit), rozšířená (EP, 80bit)
 - formát čísla ze tří částí: (SP)
 - znaménkový bit S (1 = záporné)
 - exponent E (8bit, vždy kladný - přičteno 127)
 - mantisa M (23bit, des. čárka za první nenulovou číslicí)
- vyjádření záporných celých čísel
 - True-Magnitude form (MSB znaménkový, 1 = záporné)
 - dvojitou doplně (číslo opáče k dané hodnotě; postup vytvoření: negace všech bitů (jednotkový doplně), přičtení jedničky)